



"Año de la reconstrucción de la Nación  
Argentina"

"40 años de la creación del Consejo  
Interuniversitario Nacional - CIN"



Universidad Nacional de San Luis  
RECTORADO

SAN LUIS, 6 de mayo de 2025.-

VISTO:

El EXPE: 2481/2025, mediante el cual se solicita la protocolización del Curso de Posgrado: VERIFICACIÓN DE DISEÑO HARDWARE USANDO ABV Y UVM; y

CONSIDERANDO:

Que el Curso de Posgrado se propone dictar en el ámbito de la Facultad de Ciencias Físico Matemáticas y Naturales del 12 al 23 de mayo de 2025 con un crédito horario de NOVENTA (90) horas presenciales y bajo la coordinación del Dr. Julio Daniel DONDO GAZZANO.

Que la Comisión Asesora de Posgrado de la Facultad de Ciencias Físico Matemáticas y Naturales recomienda aprobar el curso de referencia.

Que el Consejo de Posgrado de la Universidad Nacional de San Luis en su reunión del 8 de abril de 2025, analizó la propuesta y observa que el programa del curso, bibliografía, metodología de evaluación y docentes a cargo, constituyen una propuesta de formación de posgrado de calidad en su campo específico de estudio.

Que, por lo expuesto, el Consejo de Posgrado aprueba la propuesta como Curso de Posgrado, según lo establecido en Ordenanza CS N° 35/2016.

Que la actividad propuesta se encuentra incluida en el Ciclo de Formación Complementaria para Estudiantes de Carreras de Posgrado de la UNSL en su etapa 2024 y que se formula en el marco de las actividades del Proyecto Institucional de la UNSL presentado y aprobado en Nota No-2023-128740176-APN-SECPU#ME en la Convocatoria Programa DOCTORADOS 2023 de la SPU.

Que corresponde su protocolización.

Por ello, y en uso de sus atribuciones:



"Año de la reconstrucción de la Nación  
Argentina"

"40 años de la creación del Consejo  
Interuniversitario Nacional - CIN"



Universidad Nacional de San Luis  
RECTORADO

EL RECTOR DE LA UNIVERSIDAD NACIONAL DE SAN LUIS

RESUELVE:

ARTÍCULO 1°.- Protocolizar el dictado del Curso de Posgrado: VERIFICACIÓN DE DISEÑO HARDWARE USANDO ABV Y UVM, en el ámbito de la Facultad de Ciencias Físico Matemáticas y Naturales del 8 al 24 de mayo de 2025 con un crédito horario de NOVENTA (90) horas presenciales.

ARTÍCULO 2°.- Protocolizar como cuerpo docente del curso: Responsable: Mgtr. Cristian SISTERNA, DU N° 14074794, perteneciente a la Universidad Nacional de San Juan; Colaborador: Dr. Julio Daniel DONDO GAZANO, DU N° 92010636, perteneciente a esta Casa de Estudios.

ARTÍCULO 3°.- Aprobar el programa del Curso de referencia, de acuerdo al ANEXO de la presente disposición.

ARTÍCULO 4°.- Comuníquese, notifíquese, publíquese en el Digesto Administrativo de la Universidad Nacional de San Luis, insértese en el Libro de Resoluciones, y archívese.

VC

Documento firmado digitalmente según Ordenanza Rectoral N° 15/2021 por:  
Vicerrector FLORES, Héctor Daniel (a cargo RR - 436/2025) – Secretaria de Posgrado  
REYES, Nora Susana.



“Año de la Reconstrucción de la Nación Argentina”

“40 años de la Creación del Consejo Interuniversitario  
Nacional – CIN”

Universidad Nacional de San Luis  
RECTORADO

ANEXO

### IDENTIFICACIÓN DEL CURSO

UNIDAD ACADÉMICA RESPONSABLE: Facultad de Ciencias Físico Matemáticas y Naturales.

DENOMINACIÓN DEL CURSO: VERIFICACIÓN DE DISEÑO HARDWARE USANDO ABV Y UVM.

CATEGORIZACIÓN: Perfeccionamiento.

FECHA DE DICTADO DEL CURSO: 12 al 23 de mayo de 2025.

MODALIDAD DE DICTADO: Presencial.

CRÉDITO HORARIO TOTAL: 90 hs. (40 hs. teóricas, 30 hs. de prácticas de aula, 20 hs. de prácticas de laboratorio).

COORDINADOR: Dr. Julio Daniel DONDO GAZZANO, DU N° 92010636.

### EQUIPO DOCENTE

RESPONSABLE: Mgtr. Cristian SISTERNA.

COLABORADOR: Dr. Julio Daniel DONDO GAZZANO.

### PROGRAMA ANALÍTICO

#### FUNDAMENTACIÓN:

Los avances en el diseño de System-on-Chip (SoC), junto con nuevas herramientas de desarrollo, permiten construir arquitecturas complejas que deben ser verificadas previamente a su puesta en producción. Este proceso de verificación de un diseño sigue siendo la etapa más costosa del diseño de un dispositivo, llegando a ocupar entre el 50-60% del ciclo de diseño. Las tendencias industriales actuales, que implican el uso de plataformas de prototipado FPGA para la fase de verificación, complican aún más este proceso. Uno de los principales objetivos en diseño hardware es reducir el tiempo de verificación y debbuging sin sacrificar la calidad del diseño.

Para ello han aparecido en escena diferentes técnicas como la Verificación basada en Aserciones (ABV) y la Metodología Universal de Verificación (UVM).

Actualmente existe una demanda creciente en conocimiento de Verificación de Diseño Hardware en empresas tanto nacionales como internacionales.

#### OBJETIVOS:



**“Año de la Reconstrucción de la Nación Argentina”**

**“40 años de la Creación del Consejo Interuniversitario Nacional – CIN”**

**Universidad Nacional de San Luis  
RECTORADO**

- Declarar e instanciar clases SystemVerilog, incluyendo el uso avanzado de los recursos que proporciona este lenguaje de programación.
- Aplicar las características de verificación de SystemVerilog, incluyendo clases, estímulos aleatorios, cobertura, strings, colas y matrices dinámicas, y aprender a utilizar estas características para una verificación más efectiva y eficiente.
- Comprender las características y capacidades de Assertion Based Verification (ABV) y Universal Verification Methodology (UVM).
- Crear, configurar y personalizar componentes de verificación UVM

#### **CONTENIDOS MÍNIMOS:**

Presente y Futuro de la Verificación. SystemVerilog para la verificación. Generación de estímulos aleatorios con SystemVerilog (Randomization). ABV: Verificación Basada en Aserciones (Assertion Based Verification). Universal Verification Methodology (UVM). Cobertura de Código (Code Coverage).

#### **PROGRAMA DETALLADO:**

Unidad 1: Nociones de System Verilog: Tipos de datos, arrays, queues, statements & subroutines, clases, jerarquía, interfaces, clocking blocks. Prácticas.

Unidad 2: Generación de estímulos aleatorios con SV: Randomización, bloque de restricciones. Prácticas.

Unidad 3: ABV: Introducción, Concurrent assertions, ABV Operators, Overlap and no-overlap operators, ABV Multiple Clocks, Transfer Protocol checking, ABV Asynchronous FIFOs, FIFO Assertions, ABV and Functional Coverage- Prácticas.

Unidad 4: UVM: Arquitectura UVM. Laboratorio guiado 1: A small example to play UVM, Secuencias y secuenciadores, Guided Lab: UVM Sequences, Conectando UVM environment, Agregando Scoreboard, Laboratorio guiado: Full UVM Testbench and Analysis coverage

#### **SISTEMA DE EVALUACIÓN:**

Asistencia y aprobación del 100% de los trabajos prácticos de aula y laboratorio. Aprobación de trabajo final. Todas las evaluaciones son individuales.

#### **BIBLIOGRAFÍA:**

-SystemVerilog for Verification: A Guide to Learning the Testbench Language Features Third Edition. Chris Spear, Greg Tumbush, Springer 2012.



“Año de la Reconstrucción de la Nación Argentina”

“40 años de la Creación del Consejo Interuniversitario Nacional – CIN”

Universidad Nacional de San Luis  
RECTORADO

-A Practical Guide for System Verilog Assertions by Srikanth Vijayaraghavan & Meyyappan Ramanathan, Springer 2005.

-SVA: The Power of Assertions in SystemVerilog by Eduard Cerny, Surrendra Dudani, John Havlicek, Dmitry Korchemny. Springer 2015.

-Universal Verification Methodology UVM Cookbook. Siemens.co3/eda (2021).

### CARACTERÍSTICAS DEL CURSO

**DESTINATARIOS/AS Y REQUISITOS DE INSCRIPCIÓN:** Egresados con título de grado universitario de 4 (cuatro) años de duración como mínimo en: Ingeniería Electrónica, Ingeniería en Telecomunicaciones, Ingeniería Informática y en disciplinas afines a la temática del curso.

**CUPO:** Mínimo 3 (tres) - máximo 30 (treinta) estudiantes.

**PROCESO DE ADMISIÓN:** Los postulantes deberán presentar su CV, el cual será analizado por el cuerpo docente. En caso de requerirse, los docentes realizarán una entrevista con el interesado a cursar en la primera clase, evaluando la factibilidad de compleción del curso.

### CRONOGRAMA DE ACTIVIDADES

<b>FECHA</b>	<b>TIPO DE ACTIVIDAD /TEMAS A DESARROLLAR</b>	<b>DOCENTE/S RESPONSABLE/S</b>	<b>ÁMBITO</b>
12/05/2025	Teoría Unidad 1	Mgter. Cristian SISTERNA Dr. Julio DONDO GAZZANO	Laboratorio 1 - FCFMyN-UNSL
13/05/2025	Teórico-práctico Unidad 1	Mgter. Cristian SISTERNA Dr. Julio DONDO GAZZANO	Laboratorio 1 - FCFMyN-UNSL
14/05/2025	Teórico Unidad 2	Mgter. Cristian SISTERNA Dr. Julio DONDO GAZZANO	Laboratorio 1 - FCFMyN-UNSL
15/05/2025	Teórico-práctico Unidad 2	Mgter. Cristian SISTERNA Dr. Julio DONDO GAZZANO	Laboratorio 1 - FCFMyN-UNSL



“Año de la Reconstrucción de la Nación Argentina”

“40 años de la Creación del Consejo Interuniversitario Nacional – CIN”

Universidad Nacional de San Luis  
RECTORADO

16/05/2025	Teórico-práctico Unidad 3	Mgter. Cristian SISTERNA Dr. Julio DONDO GAZZANO	Laboratorio 1 - FCFMyN-UNSL
19/05/2025	Teórico-práctico Unidad 3. Laboratorio guiado.	Mgter. Cristian SISTERNA Dr. Julio DONDO GAZZANO	Laboratorio 1 - FCFMyN-UNSL
21/05/2025	Teórico-práctico Unidad 4	Mgter. Cristian SISTERNA Dr. Julio DONDO GAZZANO	Laboratorio 1 - FCFMyN-UNSL
22/05/2025	Teórico-práctico Unidad 4. Laboratorio guiado.	Mgter. Cristian SISTERNA Dr. Julio DONDO GAZZANO	Laboratorio 1 - FCFMyN-UNSL
23/05/2025	Teórico-práctico Unidad 4. Laboratorio guiado.	Mgter. Cristian SISTERNA Dr. Julio DONDO GAZZANO	Laboratorio 1 - FCFMyN-UNSL

LUGAR DE DICTADO: Laboratorio 1 - Bloque II - Facultad de Ciencias Físico Matemáticas y Naturales de la Universidad Nacional de San Luis.

FECHA PREVISTA PARA ELEVAR LA NÓMINA DE ESTUDIANTES APROBADOS/AS: 31 de agosto de 2025.

#### FINANCIAMIENTO DEL CURSO

COSTOS: Honorarios docentes y viáticos.

FUENTES DE FINANCIAMIENTO: El curso se financiará a través del cobro de aranceles y con fondos del Proyecto Institucional de la UNSL presentado y aprobado en Nota No-2023-128740176-APN-SECPU#ME en la Convocatoria Programa DOCTORADOS 2023 de la SPU.

ARANCEL GENERAL: PESOS DOSCIENTOS CINCUENTA MIL (\$250.000).

BECA A DOCENTES DE LA UNSL: Se realizará un descuento del 100%, por lo que el arancel en este caso será gratuito.

BECA A ESTUDIANTES DE LA UNSL: Se realizará un descuento del 50% a estudiantes de posgrado de carreras de la Facultad de Ciencias Físicas, Matemáticas y Naturales de la Universidad Nacional de San Luis, por lo que el arancel en este caso será de PESOS CIENTO VEINTICINCO MIL (\$125.000).



**“Año de la Reconstrucción de la Nación Argentina”**

**“40 años de la Creación del Consejo Interuniversitario  
Nacional – CIN”**

**Universidad Nacional de San Luis  
RECTORADO**

OTRAS BECAS: Se realizará un 50% de descuento para los egresados de la Facultad de Ciencias Físicas, Matemáticas y Naturales, por lo que el arancel en este caso será de PESOS CIENTO VEINTICINCO MIL (\$125.000).

## Hoja de firmas